Τμήμα Πληροφορικής
Πανεπιστήμιο Πειραιώς

Λογική Σχεδίαση Ψηφιακών Συστημάτων

Σύγχρονη Ακολουθιακή Λογική (Synchronous Sequential Logic)

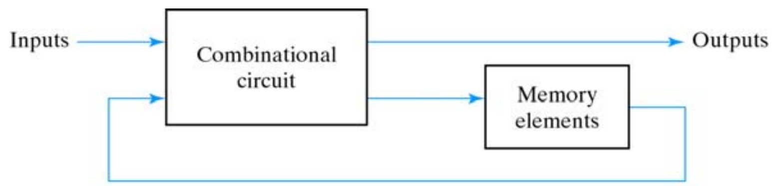
Μιχάλης Ψαράκης

Ακολουθιακά κυκλώματα

- Συνδυαστικά κυκλώματα (Combinational circuits)
  - Ότι μελετήσαμε στα προηγούμενα κεφάλαια
  - Η τιμή των εξόδων εξαρτάται μόνο από την τιμή των εισόδων
- Ακολουθιακά κυκλώματα (Sequential circuits)
  - Τα περισσότερα ψηφιακά συστήματα
  - Περιλαμβάνουν στοιχεία μνήμης (memory elements)
  - Η τιμή των εξόδων δεν εξαρτάται μόνο από την τιμή των εισόδων αλλά και από την τιμή των στοιχείων μνήμης
  - Ορίζονται από μια χρονική ακολουθία εισόδων, εξόδων και εσωτερικών καταστάσεων

Ακολουθιακά κυκλώματα

- Συνδυαστικό κύκλωμα
  - Μαζί με τα στοιχεία μνήμης σχηματίζουν βρόχο ανάδρασης (feedback loop)
- Στοιχεία μνήμης
  - Διατάξεις που αποθηκεύουν προσωρινά δυαδικές πληροφορίες
  - Ορίζουν την κατάσταση (state) του κυκλώματος
- Οι έξοδοι και η επόμενη κατάσταση
  - συναρτήσεις των εισόδων και της παρούσας κατάστασης



Τύποι ακολουθιακών κυκλωμάτων

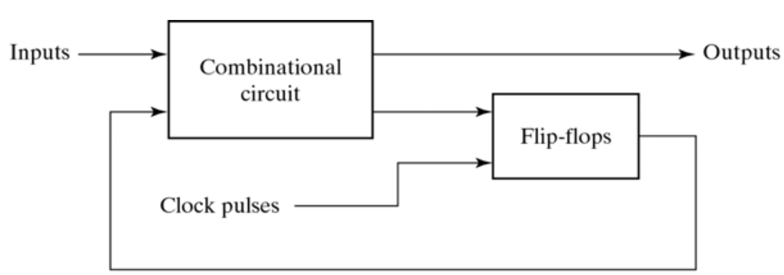
- Σύγχρονο ακολουθιακό κύκλωμα (synchronous sequential circuit):
  - Η συμπεριφορά του εξαρτάται από την τιμή των σημάτων του (είσοδοι, εσωτερική κατάσταση) σε διακριτές χρονικές στιγμές
  - Η αλλαγή της εσωτερικής κατάστασης γίνεται σε διακριτές χρονικές στιγμές
- Ασύγχρονο ακολουθιακό κύκλωμα (asynchronous sequential circuit):
  - Η συμπεριφορά του εξαρτάται από τα σήματα εισόδου τη συγκεκριμένη χρονική στιγμή και τη σειρά με την οποία αλλάζουν
  - Η αλλαγή της εσωτερικής κατάστασης συμβαίνει όταν υπάρχει αλλαγή στις εισόδους
  - Μπορεί να θεωρηθεί ως συνδυαστικό κύκλωμα με ανάδραση
    - Δυσκολίες στη σχεδίαση λόγω των προβλημάτων που προκύπτουν από την ανάδραση (ασταθή κυκλώματα)

Γεννήτρια ρολογιού (clock generator)

- Παράγει μια περιοδική σειρά παλμών ρολογιού (clock pulses)
- Επιτυγχάνει το συγχρονισμό του κυκλώματος
  - Οι παλμοί του ρολογιού μοιράζονται μέσα στο σύστημα
  - Τα στοιχεία μνήμης επηρεάζονται μόνο κατά την άφιξη κάθε παλμού

Σύγχρονο ακολουθιακό κύκλωμα με ρολόι

- Χρησιμοποιούν παλμούς ρολογιού στις εισόδους των στοιχείων μνήμης
- Χρησιμοποιούνται πιο συχνά
- Δεν παρουσιάζουν προβλήματα αστάθειας
- Στοιχεία μνήμης: flip-flops
  - Δυαδική διάταξη αποθήκευσης ενός bit πληροφορίας

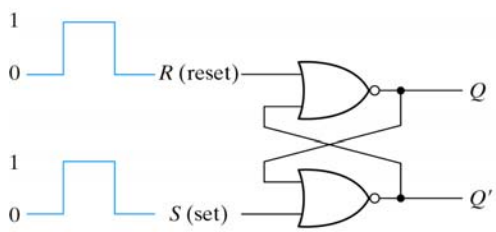


Μανδαλωτές (latches)

- Διαφορετικοί τύποι flip-flop
  - Ανάλογα με τον αριθμό των εισόδων και τον τρόπο που επηρεάζουν τη δυαδική τους κατάσταση
- Μανδαλωτές (latches)
  - Οι πιο στοιχειώδεις τύποι flip-flop
  - Λειτουργούν με επίπεδα σημάτων
  - Δεν χρησιμοποιούνται ιδιαίτερα στα σύγχρονα ακολουθιακά κυκλώματα

Μανδαλωτής τύπου SR

- Μανδαλωτής SR (Set/Reset) με πύλες NOR (ΟΥΤΕ)



(a) Logic diagram

S	R	Q	Q'	
1	0	1	0	
0	0	1	0	(after $S = 1, R = 0$)
0	1	0	1	
0	0	0	1	(after $S = 0, R = 1$)
1	1	0	0	

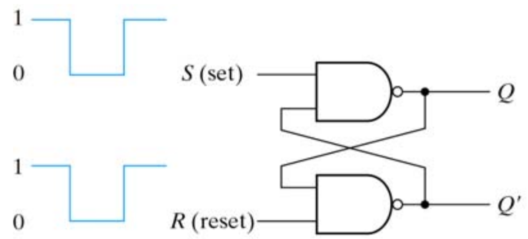
(b) Function table

Απροσδιόριστη κατάσταση

- Απροσδιόριστη κατάσταση
  - Παραβιάζεται η συνθήκη ότι οι δύο έξοδοι είναι συμπληρωματικές
  - Τί θα γίνει όταν και δύο είσοδοι επιστρέψουν στο 0;

Μανδαλωτής τύπου SR

- Μανδαλωτής SR με πύλες NAND (ΟΧΙ-ΚΑΙ)



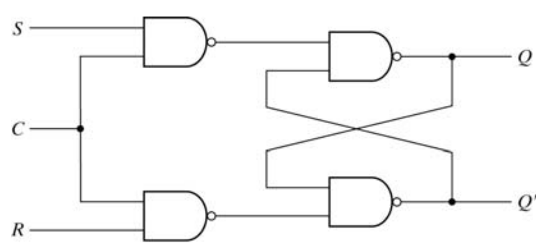
(a) Logic diagram

S	R	Q	Q'	
1	0	0	1	
1	1	0	1	(after $S = 1, R = 0$)
0	1	1	0	
1	1	1	0	(after $S = 0, R = 1$)
0	0	1	1	

(b) Function table

Μανδαλωτής τύπου SR

- Μανδαλωτής SR με σήμα ελέγχου (Control)



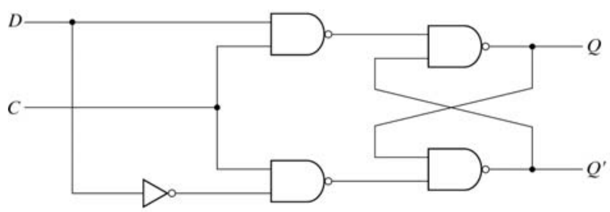
(a) Logic diagram

C	S	R	Next state of Q
0	X	X	No change
1	0	0	No change
1	0	1	$Q = 0$; Reset state
1	1	0	$Q = 1$; set state
1	1	1	Indeterminate

(b) Function table

Μανδαλωτής τύπου D(ata)

- Για να εξαλείψουμε την απροσδιόριστη κατάσταση



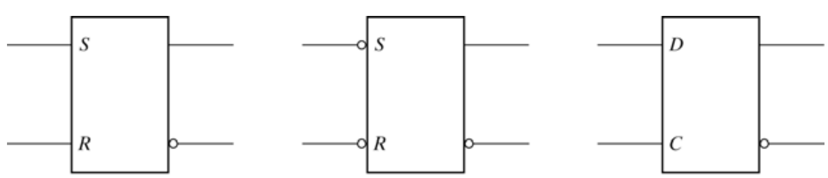
(a) Logic diagram

C	D	Next state of Q
0	X	No change
1	0	Q = 0; Reset state
1	1	Q = 1; Set state

(b) Function table

- Όταν ενεργοποιηθεί η είσοδος ελέγχου, η είσοδος δεδομένων (D) μεταφέρεται στην έξοδο (Q)

Σχηματικά σύμβολα των μανδαλωτών

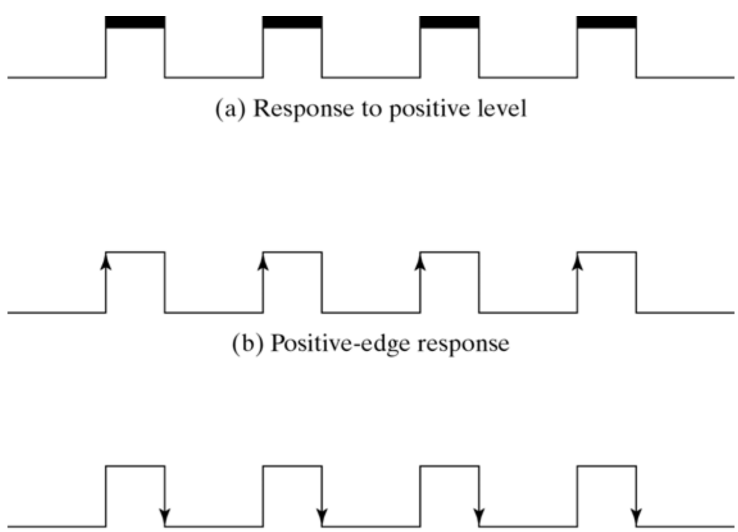


SR $\bar{S}\bar{R}$ D

Πυροδότηση (trigger)

- Μια αλλαγή στο σήμα ελέγχου πυροδοτεί (προκαλεί την αλλαγή κατάστασης) το μανδαλωτή
- Ο μανδαλωτής αποκρίνεται σε αλλαγές του επιπέδου (level) του παλμού του ρολογιού
  - Η καταστάσεις των μανδαλωτών μεταβάλλονται όσο ο παλμός του ρολογιού παραμένει σε ενεργό επίπεδο
  - Αυτό μπορεί να προκαλέσει αστάθεια
- Λύση για τη σωστή λειτουργία των flip-flop:
  - Το flip-flop πυροδοτείται μόνο κατά τη διάρκεια της μετάβασης (αλλαγής επιπέδου) του ρολογιού
  - Ακμοπυροδότητο flip-flop (edge-triggered flip-flop)

Απόκριση μανδαλωτών και flip-flop



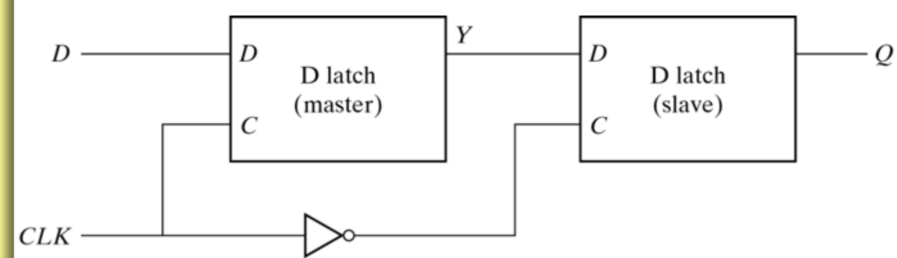
(a) Response to positive level

(b) Positive-edge response

(c) Negative-edge response

Ακμοπυροδότητο D flip-flop

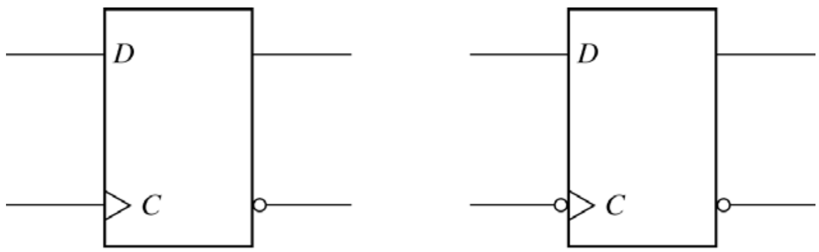
- D flip-flop αφέντη/σκλάβου (master/slave)
  - Χρήση δύο μανδαλωτών D (αφέντη & σκλάβου)
  - Απόκριση στην αρνητική ακμή του ρολογιού



Χρονικές παραμέτροι των flip-flop

- Χρόνος προετοιμασίας (setup time):
  - Ελάχιστο χρονικό διάστημα πριν από τη μετάβαση του ρολογιού, κατά το οποίο η είσοδος D πρέπει να παραμείνει σε σταθερή τιμή
- Χρόνος κρατήματος (hold time):
  - Ελάχιστο χρονικό διάστημα μετά από τη μετάβαση του ρολογιού, κατά το οποίο η είσοδος D δεν πρέπει να αλλάξει
- Χρόνος καθυστέρησης διάδοσης (propagation delay):
  - Χρονικό διάστημα μεταξύ της ακμής πυροδότησης και της σταθεροποίησης της εξόδου στην νέα κατάσταση
- Προσδιορίζονται στα βιβλία δεδομένων (databooks) των κατασκευαστών

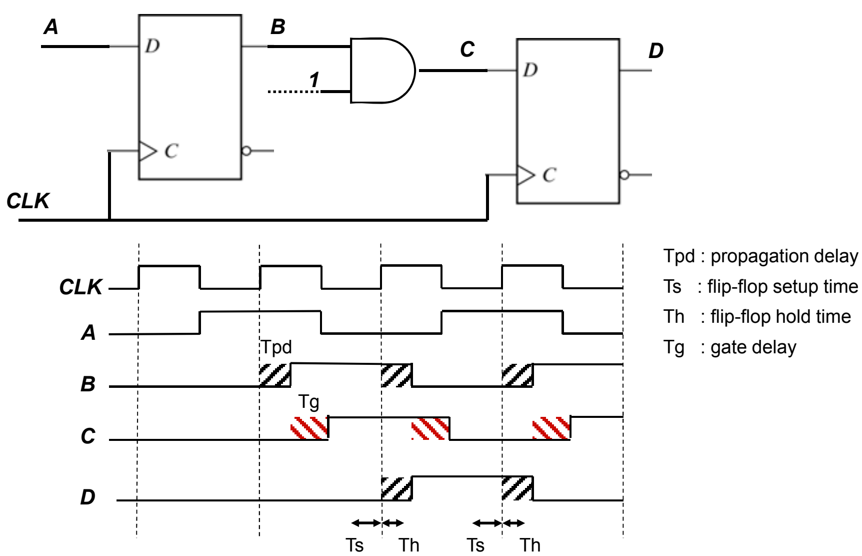
Σχηματικά σύμβολα των flip-flop



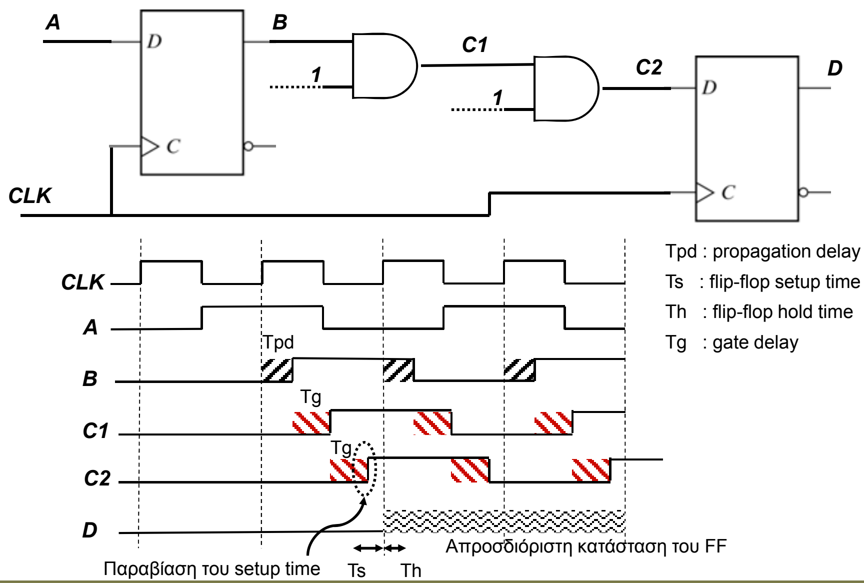
(a) Positive-edge

(a) Negative-edge

Παράδειγμα λειτουργίας (1)

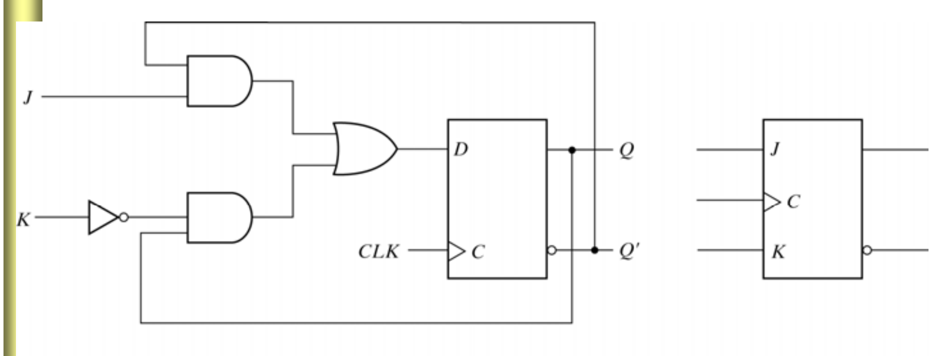


Παράδειγμα λειτουργίας (2)



JK flip-flop

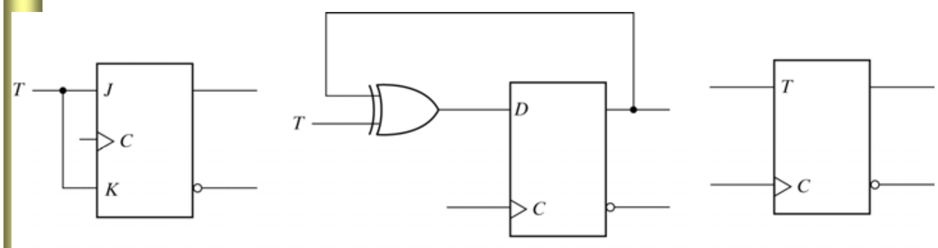
- Τρεις λειτουργίες: set, reset, toggle
- *D = JQ' + K'Q*



(a) Circuit diagram   (b) Graphic symbol

T flip-flop

- Μία λειτουργία: toggle
- $D = T \oplus Q = TQ' + T'Q$



(a) From *JK* flip-flop   (b) From *D* flip-flop   (c) Graphic symbol

Χαρακτηριστικοί πίνακες των flip-flop

- Ορίζουν την επόμενη κατάσταση ως συνάρτηση των εισόδων και της παρούσας κατάστασης
- Παρούσα κατάσταση: **Q(t)**
- Επόμενη κατάσταση: **Q(t+1)**

JK flip-flop

J	*K*	*Q(t+1)*	
0	0	*Q(t)*	No change
0	1	0	Reset
1	0	1	Set
1	1	*Q'(t)*	Complement Output

$Q(t+1) = JQ' + K'Q$

D flip-flop

D	*Q(t+1)*	
0	0	Reset
1	1	Set

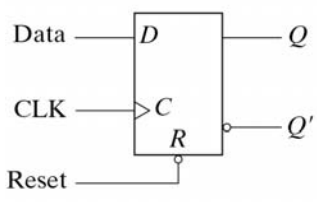
$Q(t+1) = D$

T flip-flop

T	*Q(t+1)*	
0	*Q(t)*	No change
1	*Q'(t)*	Complement Output

$Q(t+1) = T \oplus Q = TQ' + T'Q$

D flip-flop με ασύγχρονο μηδενισμό



(b) Graphic symbol

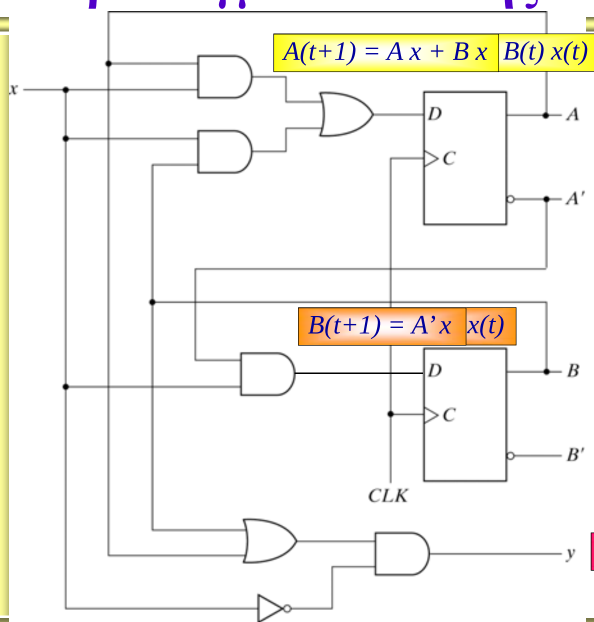
R	C	D	Q	Q'
0	X	X	0	1
1	↑	0	0	1
1	↑	1	1	0

(b) Function table

Ανάλυση ακολουθιακών κυκλωμάτων

- Η συμπεριφορά ενός ακολουθιακού κυκλώματος με ρολόι καθορίζεται από τις εισόδους, τις εξόδους και την κατάσταση των flip-flop
- Η ανάλυση ενός ακολουθιακού κυκλώματος περιλαμβάνει:
  - Την εξαγωγή ενός πίνακα καταστάσεων (state table) ή ενός διαγράμματος καταστάσεων (state diagram) που περιγράφουν τη συμπεριφορά του κυκλώματος
- Για την ανάλυση χρησιμοποιούμε τις εξισώσεις καταστάσεων (state equations) ή εξισώσεις μεταβάσεων (transition equations)

Παράδειγμα Ανάλυσης



$A(t+1) = A\,x + B\,x$ | $B(t)\,x(t)$

$B(t+1) = A'\,x$ | $x(t)$

$y = (A + B)\,x'$ | $(t)]\,x'(t)$

Πίνακας καταστάσεων (state table)

$A(t+1) = A\,x + B\,x$

$B(t+1) = A'\,x$

$y = (A + B)\,x'$

Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Έξοδος
A	B	x	A	B	y
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	1
0	1	1	1	1	0
1	0	0	0	0	1
1	0	1	1	0	0
1	1	0	0	0	1
1	1	1	1	0	0

Πίνακας καταστάσεων (state table)

$A(t+1) = A\,x + B\,x$

$B(t+1) = A'x$

$y = (A + B)\,x'$

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
AB	*AB*	*AB*	*y*	*y*
00	00	01	0	0
01	00	11	1	0
10	00	10	1	0
11	00	10	1	0

Διαφορετική μορφή του πίνακα καταστάσεων

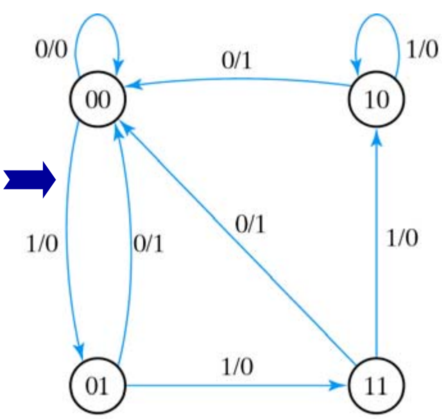
Διάγραμμα καταστάσεων (state diagram)

$A(t+1) = A\,x + B\,x$

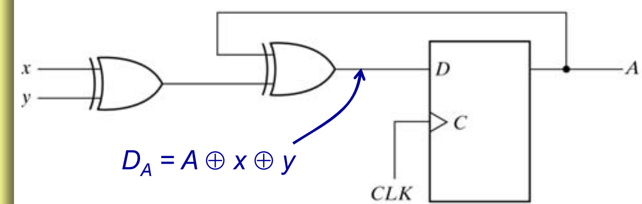
$B(t+1) = A'x$

$y = (A + B)\,x'$

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
AB	*AB*	*AB*	*y*	*y*
00	00	01	0	0
01	00	11	1	0
10	00	10	1	0
11	00	10	1	0



Ανάλυση με D flip-flop



$D_A = A \oplus x \oplus y$

Εξίσωση εισόδου (input equation) του flip=flop

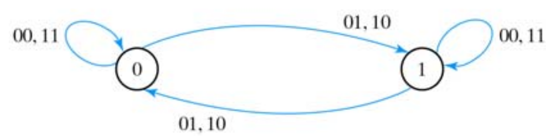
ή

Εξίσωση διέγερσης (excitation equation)

(a) Circuit diagram

Present state A	Inputs x	Inputs y	Next state A
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	0
1	1	0	0
1	1	1	1

(b) State table

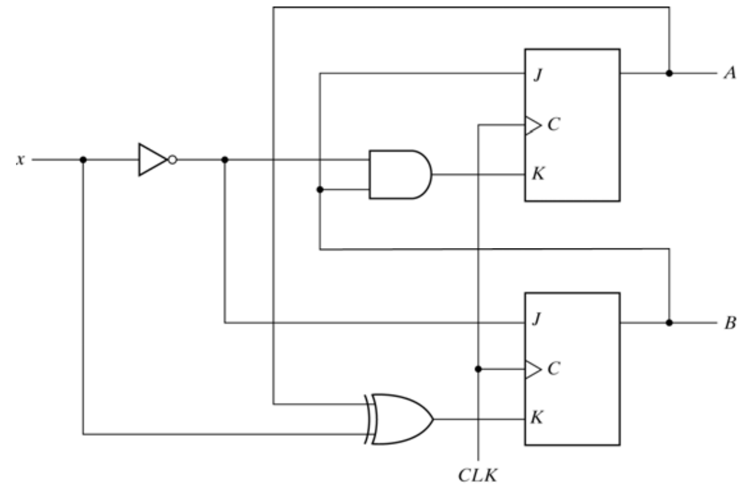


(c) State diagram

Ανάλυση με JK ή T flip-flop

- Για τα D flip-flop η εξίσωση κατάστασης είναι ίδια με την εξίσωση εισόδου
  - Μπορούμε να υπολογίσουμε απευθείας την επόμενη κατάσταση από τις εξισώσεις εισόδου
- Για ακολουθιακά κυκλώματα με JK ή T flip-flop ακολουθούμε την παρακάτω διαδικασία ανάλυσης:
  - Υπολογίζουμε τις εξισώσεις εισόδου των flip-flop
  - Στον πίνακα καταστάσεων υπολογίζουμε τις τιμές των εισόδων των flip-flop από τις εξισώσεις εισόδου
  - Για κάθε flip-flop χρησιμοποιούμε το χαρακτηριστικό πίνακα για να υπολογίσουμε την επόμενη κατάσταση

Ανάλυση με JK flip-flop



Εξισώσεις εισόδων　$J_A = B$　　$K_A = Bx'$

$J_B = x'$　　$K_B = A'x + Ax' = A \oplus x$

Ανάλυση με JK flip-flop

$J_A = B$　　$K_A = Bx'$

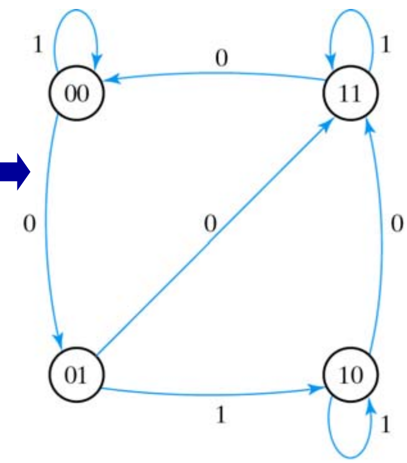
$J_B = x'$　　$K_B = A'x + Ax' = A \oplus x$

Εξισώσεις εισόδων

Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Είσοδοι flip-flop			
A	*B*	*x*	*A*	*B*	J_A	K_A	J_B	K_B
0	0	0	0	1	0	0	1	0
0	0	1	0	0	0	0	0	1
0	1	0	1	1	1	1	1	0
0	1	1	1	0	1	0	0	1
1	0	0	1	1	0	0	1	1
1	0	1	1	0	0	0	0	0
1	1	0	0	0	1	1	1	1
1	1	1	1	1	1	0	0	0

Ανάλυση με JK flip-flop

Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση	
A	***B***	***x***	***A***	***B***
0	0	0	0	1
0	0	1	0	0
0	1	0	1	1
0	1	1	1	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	1	1



Ανάλυση με JK flip-flop

- Εναλλακτικός τρόπος υπολογισμού της επόμενης κατάστασης είναι να συνδυάσουμε τις χαρακτηριστικές εξισώσεις των flip-flop με τις εξισώσεις εισόδου

Χαρακτηριστικές εξισώσεις

$A(t+1) = J_A A' + K'_A A$

$B(t+1) = J_B B' + K'_B B$

Εξισώσεις εισόδων

$J_A = B \quad KA = Bx'$

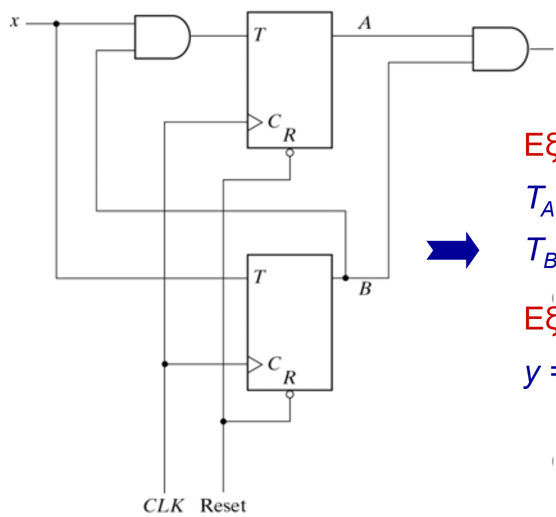
$J_B = x' \quad KB = A'x + Ax' = A \oplus x$

Εξισώσεις επόμενης κατάστασης

$A(t+1) = BA' + (Bx')'A = A'B + AB' + Ax$

$B(t+1) = x'B' + (A \oplus x)'B = B'x' + ABx + A'Bx'$

Ανάλυση με T flip-flop



Εξισώσεις εισόδων

$T_A = Bx$

$T_B = x$

Εξίσωση εξόδου

$y = AB$

Ανάλυση με T flip-flop

Εξισώσεις επόμενης κατάστασης

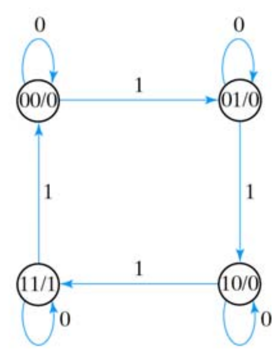
$A(t+1) = T \oplus A = (Bx)'A + (Bx)A' = AB' + Ax' + A'Bx$

$B(t+1) = T \oplus B = x \oplus B$

Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Έξοδος
A	**B**	**x**	**A**	**B**	**y**
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	1	0
0	1	1	1	0	0
1	0	0	1	0	0
1	0	1	1	1	0
1	1	0	1	1	1
1	1	1	0	0	1

Εξίσωση εξόδου

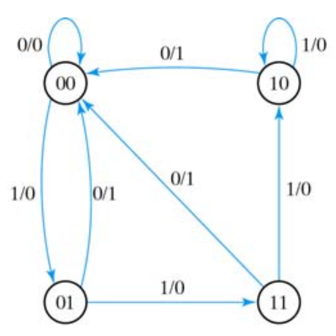
$y = AB$



Μοντέλα Mealy και Moore

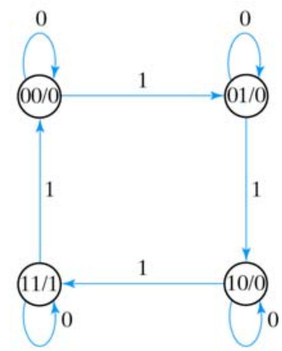
- Μοντέλο Mealy

  Η έξοδος είναι συνάρτηση και της παρούσας κατάστασης και της εισόδου

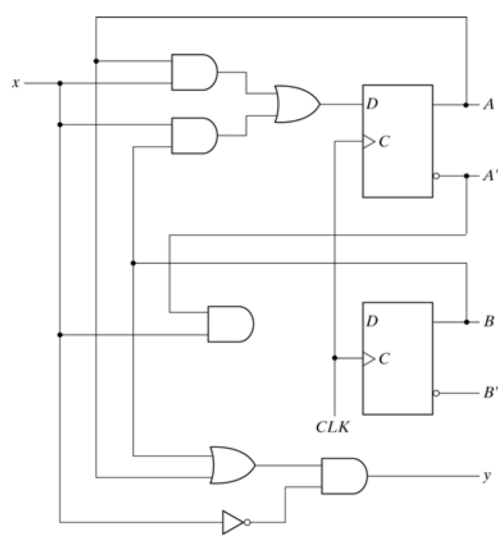


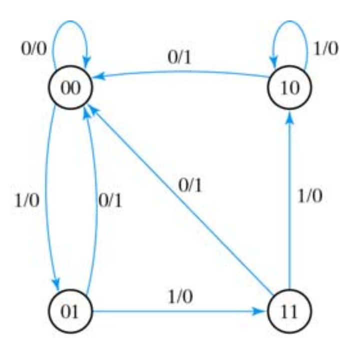
- Μοντέλο Moore

  Η έξοδος είναι συνάρτηση μόνο της παρούσας κατάστασης

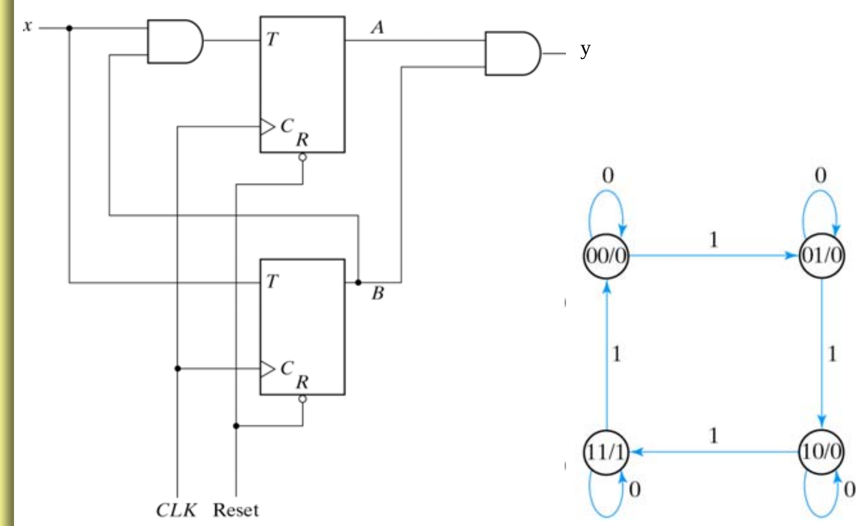


Παράδειγμα μοντέλου Mealy





Παράδειγμα μοντέλου Moore

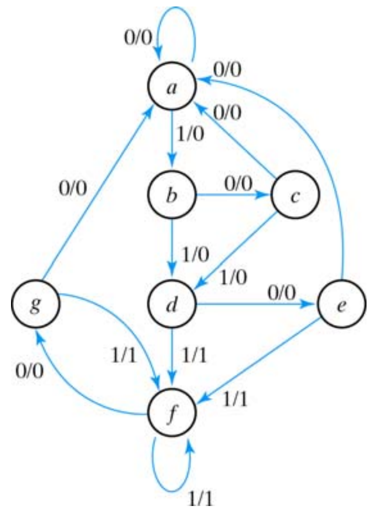


Ελαχιστοποίηση καταστάσεων

- Ελαχιστοποίηση καταστάσεων (state reduction):
  - Διαδικασία μείωσης του αριθμού των flip-flop σε ένα ακολουθιακό κύκλωμα
- Στόχος των αλγορίθμων ελαχιστοποίησης καταστάσεων
  - Μείωση του αριθμού των καταστάσεων
  - Για την αναπαράσταση 2^m καταστάσεων απαιτούνται m flip-flop $\Rightarrow$ αν μειώσουμε τις καταστάσεις μπορεί να μειώσουμε και τα flip-flop
  - Μερικές φορές η μείωση του αριθμού των flip-flop οδηγεί σε συνολικά μεγαλύτερο κύκλωμα (μεγαλύτερο αριθμό πυλών)

Ελαχιστοποίηση καταστάσεων

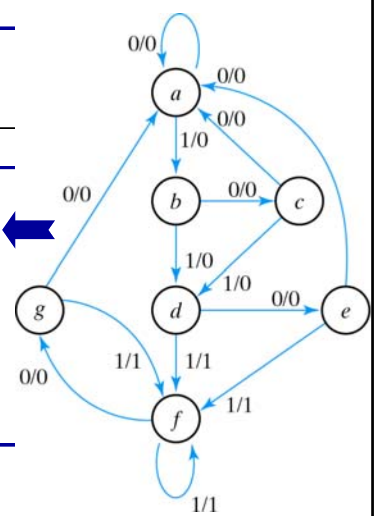
- Στα διαγράμματα καταστάσεων μας ενδιαφέρουν οι ακολουθίες εισόδων & εξόδων
  - Οι εσωτερικές καταστάσεις συμβολίζονται με γράμματα και όχι με δυαδικές τιμές
  - Υπάρχουν ειδικές περιπτώσεις όπου οι καταστάσεις συμβολίζονται με δυαδικές τιμές, π.χ. μετρητές
- Στόχος της ελαχιστοποίησης καταστάσεων
  - Να βρούμε ένα ισοδύναμο κύκλωμα με λιγότερες από 7 καταστάσεις
  - Το ισοδύναμο κύκλωμα πρέπει για κάθε ακολουθία εισόδου να παράγει την ίδια ακολουθία εξόδου με το αρχικό κύκλωμα



Ελαχιστοποίηση καταστάσεων

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*f*	0	1
e	*a*	*f*	0	1
f	*g*	*f*	0	1
g	*a*	*f*	0	1

Πίνακας καταστάσεων



Ελαχιστοποίηση καταστάσεων

- Μείωση του πίνακα καταστάσεων
  - Ορισμός: «Δύο καταστάσεις είναι **ισοδύναμες**, όταν για κάθε είσοδο, δίνουν ακριβώς την ίδια έξοδο και προκαλούν μετάβαση είτε στην ίδια είτε σε ισοδύναμη κατάσταση»
- Ισοδύναμες καταστάσεις: *e* & *g*

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	**x = 1**	**x = 0**	**x = 1**
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*f*	0	1
e	*a*	*f*	0	1
f	*g*	*f*	0	1
g	*a*	*f*	0	1

➡

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	**x = 1**	**x = 0**	**x = 1**
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*f*	0	1
e	*a*	*f*	0	1
f	*e*	*f*	0	1

Ελαχιστοποίηση καταστάσεων

- Ισοδύναμες καταστάσεις: *d* & *f*

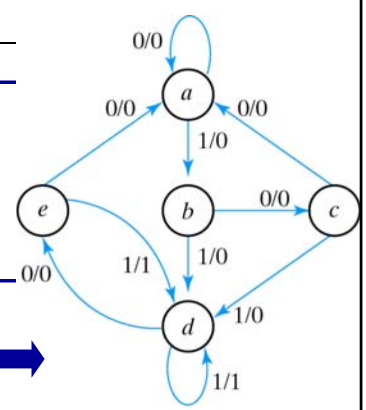
Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	**x = 1**	**x = 0**	**x = 1**
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*f*	0	1
e	*a*	*f*	0	1
f	*e*	*f*	0	1

➡

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	**x = 1**	**x = 0**	**x = 1**
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*d*	0	1
e	*a*	*d*	0	1

Ελαχιστοποίηση καταστάσεων

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*d*	0	1
e	*a*	*d*	0	1



Ελαχιστοποιημένο διάγραμμα καταστάσεων

Κωδικοποίηση καταστάσεων

- Πρέπει να αντιστοιχίσουμε κωδικοποιημένες δυαδικές τιμές στις καταστάσεις του κυκλώματος
  - Για τις 5 καταστάσεις του παραδείγματος χρειαζόμαστε τουλάχιστον 3 bit (2^3 = 8 καταστάσεις), δηλαδή 3 flip-flop
  - Οι 3 αχρησιμοποίητες καταστάσεις αντιμετωπίζονται ως αδιάφοροι όροι
- Υπάρχουν διαφορετικές κωδικοποιήσεις

Κατάσταση	Κωδικοποίηση 1 Δυαδική	Κωδικοποίηση 2 Κώδικας Gray	Κωδικοποίηση 3 Ένα-Ενεργό
a	000	000	00001
b	001	001	00010
c	010	011	00100
d	011	010	01000
e	100	110	10000

Κωδικοποίηση καταστάσεων

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
a	*a*	*b*	0	0
b	*c*	*d*	0	0
c	*a*	*d*	0	0
d	*e*	*d*	0	1
e	*a*	*d*	0	1

➡

Παρούσα Κατάσταση	Επόμενη Κατάσταση		Έξοδος	
	x = 0	*x* = 1	*x* = 0	*x* = 1
000	000	001	0	0
001	010	011	0	0
010	000	011	0	0
011	100	011	0	1
100	000	011	0	1

Ελαχιστοποιημένος πίνακας καταστάσεων με τη δυαδική κωδικοποίηση 1

- Μια διαφορετική κωδικοποίηση θα είχε ως αποτέλεσμα διαφορετικό πίνακα καταστάσεων
- Η πολυπλοκότητα του ακολουθιακού κυκλώματος (αριθμός flip-flop και συνδυαστικό μέρος) εξαρτάται από την κωδικοποίηση που θα επιλέξουμε

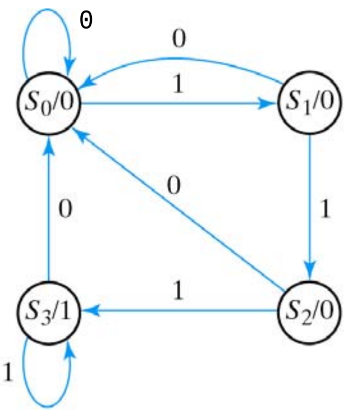
Διαδικασία σχεδίασης

Περιλαμβάνει τα παρακάτω βήματα:

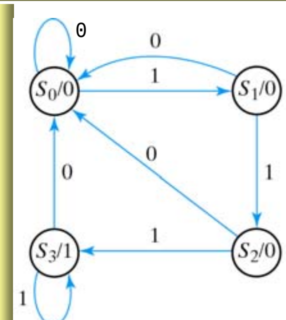
1. Εξάγουμε το διάγραμμα καταστάσεων από τις προδιαγραφές του κυκλώματος
2. Ελαχιστοποιούμε τον αριθμό των καταστάσεων
3. Κωδικοποιούμε τις καταστάσεις
4. Εξάγουμε τον κωδικοποιημένο πίνακα καταστάσεων
5. Επιλέγουμε τον τύπο των flip-flop που θα χρησιμοποιήσουμε
6. Υπολογίζουμε τις απλοποιημένες εξισώσεις εισόδων των flip-flop και των εξόδων του κυκλώματος
7. Σχεδιάζουμε το συνδυαστικό μέρος του κυκλώματος, και τέλος το λογικό διάγραμμα του συνολικού κυκλώματος

Διαδικασία σχεδίασης: παράδειγμα

- Προδιαγραφές: Το κύκλωμα ανιχνεύει 3 ή περισσότερους «1» σε μια σειρά από bit που λαμβάνονται σε μια γραμμή εισόδου
- Βήμα 1:
  Διάγραμμα καταστάσεων



Διαδικασία σχεδίασης



Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Έξοδος
A	*B*	*x*	*A*	*B*	*y*
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	0	0	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	1	1	1

- Βήμα 2-4: Κωδικοποιημένος πίνακας καταστάσεων
  - Δεν είναι δυνατό να μειώσουμε τον αριθμό των καταστάσεων
  - Χρησιμοποιούμε τη δυαδική κωδικοποίηση

Σύνθεση με D flip-flop

Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Έξοδος
A	*B*	*x*	*A*	*B*	*y*
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	0	0	0
0	1	1	1	0	0
1	0	0	0	0	0
1	0	1	1	1	0
1	1	0	0	0	1
1	1	1	1	1	1

$A(t+1) = D_A(A,B,x) = \Sigma(3,5,7)$

$B(t+1) = D_B(A,B,x) = \Sigma(1,5,7)$

$y(A,B,x) = \Sigma(6,7)$

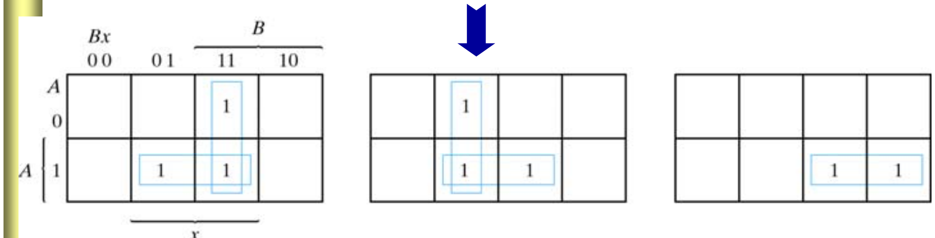
- Βήμα 5: Επιλογή D flip-flop (A και B)
  - Χαρακτηριστική εξίσωση του D flip-flop: $Q(t+1) = D$
- Βήμα 6: Οι εξισώσεις εισόδων των flip-flop και η εξίσωση εξόδου μπορούν να υπολογιστούν απευθείας από τον πίνακα καταστάσεων

Σύνθεση με D flip-flop

$A(t+1) = D_A(A,B,x) = \Sigma(3,5,7)$

$B(t+1) = D_B(A,B,x) = \Sigma(1,5,7)$

$y(A,B,x) = \Sigma(6,7)$



$D_A = Ax + Bx$ $D_B = Ax + B'x$ $y = AB$

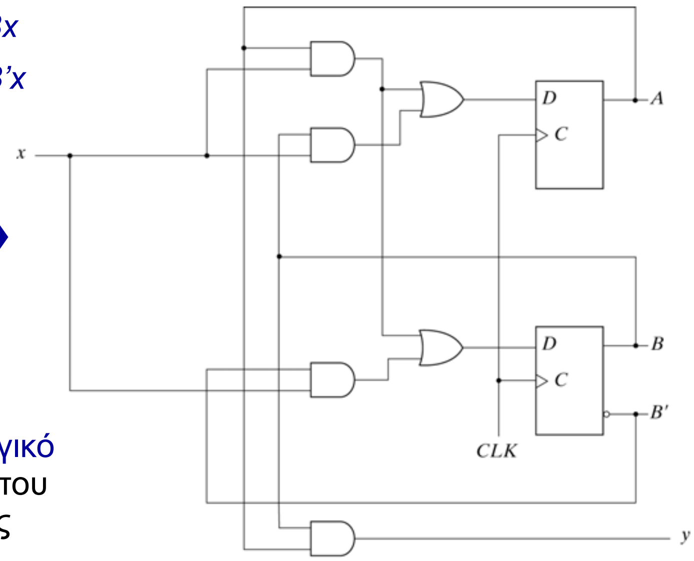
- Βήμα 6: Απλοποίηση των εξισώσεων εισόδου και της εξίσωσης εξόδου με χρήση χαρτών Karnaugh

Σύνθεση με D flip-flop

$D_A = Ax + Bx$

$D_B = Ax + B'x$

$Y = AB$



- Βήμα 7: Λογικό διάγραμμα του κυκλώματος

Πίνακες διέγερσης (excitation tables)

- Υπολογισμός των εξισώσεων εισόδου των flip-flop
  - D flip-flop: απευθείας από τον πίνακα καταστάσεων
  - JK & T flip-flop: πρέπει να συσχετίσουμε την πληροφορία του πίνακα με τις εισόδους των flip-flop
- Χαρακτηριστικοί πίνακες των flip-flop:
  - Παρέχουν την επόμενη κατάσταση, όταν είναι γνωστές οι είσοδοι των flip-flop και η παρούσα κατάσταση
  - Χρήσιμοι στην ανάλυση κυκλωμάτων
- Πίνακες διέγερσης των flip-flop:
  - Παρέχουν τις εισόδους που πρέπει να εφαρμοστούν στα flip-flop για τη μετάβαση από μια κατάσταση σε άλλη
  - Χρήσιμοι στη σχεδίαση κυκλωμάτων

Πίνακες διέγερσης (excitation tables)

JK flip-flop

$Q(t)$	$Q(t+1)$	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

$Q(t+1) = JQ' + K'Q$

T flip-flop

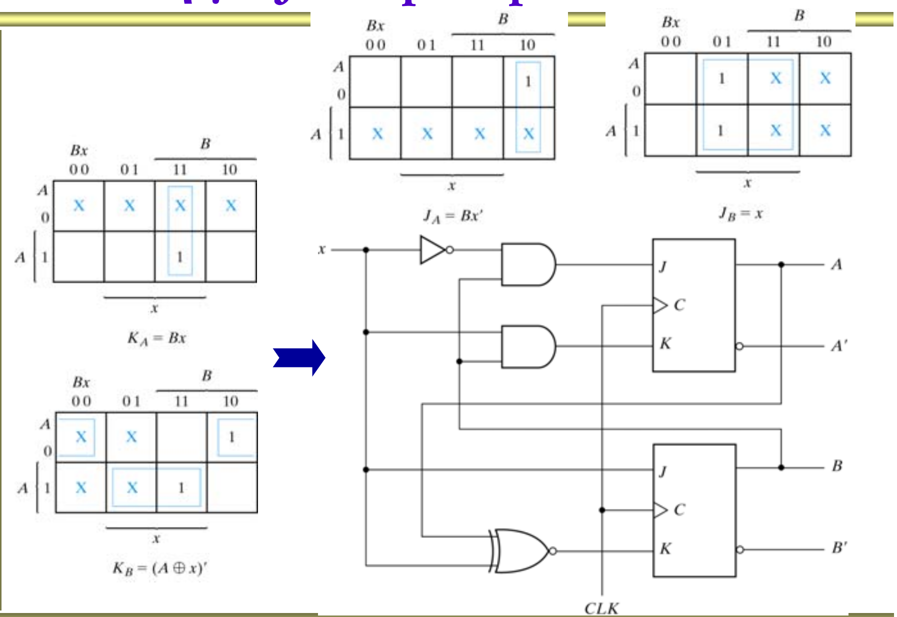
$Q(t)$	$Q(t+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0

$Q(t+1) = T \oplus Q = TQ' + T'Q$

Σύνθεση με JK flip-flop

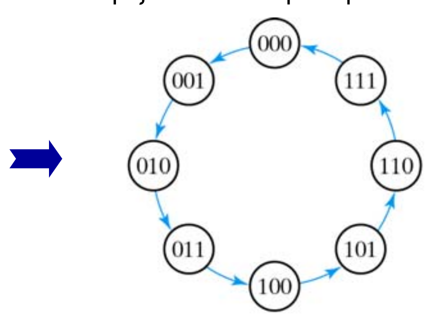
Παρούσα Κατάσταση		Είσοδος	Επόμενη Κατάσταση		Είσοδοι flip-flop			
A	B	x	A	B	J_A	K_A	J_B	K_B
0	0	0	0	0	0	X	0	X
0	0	1	0	1	0	X	1	X
0	1	0	1	0	1	X	X	1
0	1	1	0	1	0	X	X	0
1	0	0	1	0	X	0	0	X
1	0	1	1	1	X	0	1	X
1	1	0	1	1	X	0	X	0
1	1	1	0	0	X	1	X	1

Σύνθεση με JK flip-flop



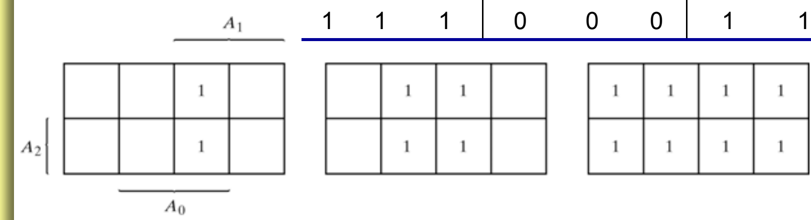
Σύνθεση με T flip-flop

- Προδιαγραφές: Σχεδίαση ενός 3-bit δυαδικού μετρητή
  - Ένας n-bit δυαδικός μετρητής (binary counter) αποτελείται από n flip-flop και μετράει από το 0 έως το 2^n-1
- Διάγραμμα καταστάσεων
  - Δεν υπάρχουν μεταβλητές εισόδου
  - Η επόμενη κατάσταση εξαρτάται από την παρούσα κατάσταση
  - Οι έξοδοι καθορίζονται από την παρούσα κατάσταση



Σύνθεση με T flip-flop

Παρούσα Κατάσταση			Επόμενη Κατάσταση			Είσοδοι flip-flop		
A_2	A_1	A_0	A_2	A_1	A_0	T_{A2}	T_{A1}	T_{A0}
0	0	0	0	0	1	0	0	1
0	0	1	0	1	0	0	1	1
0	1	0	0	1	1	0	0	1
0	1	1	1	0	0	1	1	1
1	0	0	1	0	1	0	0	1
1	0	1	1	1	0	0	1	1
1	1	0	1	1	1	0	0	1
1	1	1	0	0	0	1	1	1



$T_{A2} = A_1 A_0$ $T_{A1} = A_0$ $T_{A0} = 1$

Σύνθεση με T flip-flop

$T_{A2} = A_1 A_0$

$T_{A1} = A_0$

$T_{A0} = 1$